

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2004-022599

(43)Date of publication of application : 22.01.2004

(51)Int.Cl.

H01L 43/08
G11B 5/39
G11C 11/15
H01F 10/32
H01L 27/105
H01L 43/10
H01L 43/12

(21)Application number : 2002-
171806

(71)Applicant : SONY CORP

(22)Date of filing : 12.06.2002

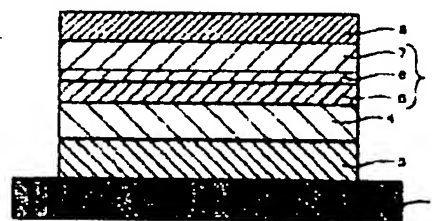
(72)Inventor : MIZUGUCHI TETSUYA
HOSOMI MASAKATSU
OBA KAZUHIRO
BESSHO KAZUHIRO
HIGO YUTAKA
YAMAMOTO TETSUYA
SONE TAKESHI
KANO HIROSHI

(54) MAGNETORESISTANCE EFFECT ELEMENT AND MAGNETIC MEMORY, AND THIER FABRICATING PROCESS

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a magnetoresistance effect element exhibiting good magnetic characteristics by controlling the magnetic anisotropy of a ferromagnetic layer, and to provide a magnetic memory comprising the magnetoresistance effect element and exhibiting excellent writing characteristics, and thier fabricating process.

SOLUTION: The magnetic memory has such a structure as a pair of ferromagnetic layers (a fixed magnetization layer 5 and a free magnetization layer 7) facing each other through an intermediate layer 6, and the magnetic resistance is varied by supplying a current perpendicularly to the film surface. At least the free magnetization layer 7 of the ferromagnetic layers has amorphous or microcrystal texture and comprises a magnetoresistance



Japanese Laid-Open Patent Publication No. 2004-022599

(Sony)

[0028]

At first, an outline structure diagram of an embodiment of the magnetoresistance effect device of the present invention is shown in FIG. 1. The embodiment shown in FIG. 1 indicates the present invention applied to a tunnel magnetoresistance effect device (hereinafter referred to as a TMR device).

[0029]

A TMR device 1 is configured by laminating an underlayer 3, an antiferromagnetic layer 4, a magnetization fixed layer 5, which is a ferromagnetic layer, a tunnel barrier layer 6, a magnetic free layer 7, which is a ferromagnetic layer, and a top coat layer 8 in this order on a substrate 2 composed of silicon or the like. In other words, one end of the ferromagnetic layer works as the magnetization fixed layer 5 and the other end thereof works as the magnetization free layer 7, thereby constituting a so-called spin valve type TMR device, and a ferromagnetic tunnel junction 9 is formed by sandwiching the tunnel barrier layer 6 with the magnetization fixed layer 5 and the magnetic free layer

7, which are a pair of ferromagnetic layers.

When the TMR device 1 is applied to a magnetic memory device or the like, the magnetic free layer 7 works as an information recording layer in which information is recorded.

[0032]

The tunnel barrier layer 6 is a layer for magnetically separating the magnetization fixed layer 5 and the magnetization free layer 7 and allowing tunneling current to flow.

The tunnel barrier layer 6 can be composed of insulating materials such as an oxide, a nitride, or a halide of Al, Mg, Si, Li, Ca, or the like.

[0033]

The tunnel barrier layer 6 can be achieved by oxidizing or nitriding a metal film formed by a sputtering method, an evaporation method, or the like.

In addition, it can be obtained by the chemical vapor deposition (CVD) method, in which an organic metal with oxygen, ozone, nitrogen, halogen, halide gas, and the like.

[0034]

In the present embodiment, in particular the

ferromagnetic tunnel junction 9 including the magnetization fixed layer 5 and the magnetization free layer 7, which are ferromagnetic layers, is subjected to heat treatment in a magnetic field at equal to or higher than 300°C.

This structure improves the squareness of a R-H curve and reduces variation in coercivity.

[0038]

The spin valve type TMR devices in which the magnetic free layer 7 is composed of an amorphous ferromagnetic material with a composition of $\text{Co}_{72}\text{Fe}_{8}\text{B}_{20}$ (atomic %), one of which was subjected to heat treatment in a static magnetic field at 300°C and another of which was subjected to heat treatment in a static magnetic field at 250°C, were actually produced, and the result of measurement of their resistance-external magnetic field curves (R-H curves) are shown in FIG. 2.

As is evident from FIG. 2, the TMR device that has undergone heat treatment at 300°C resulted in an improved squareness of the R-H curve and a reduced Barkhausen noise, compared to the TMR device that has undergone heat treatment at 250°C. According to the present invention, the shape of an asteroid curve is

also improved, which results in an improved writing property, thereby allowing write errors to be reduced.

[0045]

In addition, it is preferable that, when an amorphous or microcrystalline material is used for the magnetization fixed layer 5 similarly, the amorphous or microcrystalline material used for the magnetization fixed layer 5 is equal to or greater than 0.5 nm and equal to or less than 6 nm in film thickness so as to make the heat treatment more effective. Good magnetic properties can be assured within this range. The magnetic properties are significantly lost by interdiffusion due to heat if the magnetization fixed layer 5 is less than 0.5 nm in film thickness, whilst an exchange coupling magnetic field with the antiferromagnetic layer 4 may not be fully achieved if the magnetization fixed layer 5 exceeds 6 nm in film thickness.

[0056]

A cross-point type MRAM array including the TMR device of the present invention is shown in FIG. 5. The MRAM array includes a plurality of word lines WL, a plurality of bit lines BL perpendicular to the word lines WL, and

memory cells 11 that are configured with the TMR devices of the present invention arranged at the points of intersection of the word lines WL with the bit lines BL. In other words, in the MRAM array, the 3×3 memory cells 11 are arranged in matrix form.

[0058]

In addition, a cross section structure of a memory cell picked up from many memory cells in the memory device is shown in FIG. 6.

Each of the memory cells 11, as shown in FIG. 6, includes a transistor 16 constituted with a gate electrode 13, a source region 14, and a drain region 15 on a silicon substrate 12, for example. The gate electrode 13 constitutes a word line WL 1 for reading. A word line (corresponding to the word write line described above) WL2 for writing is provided on the gate electrode 13 through an insulation layer. A contact metal 17 is connected to the drain region 15 of the transistor 16, and an underlayer 18 is connected to the contact metal 17. The TMR device 1 of the present invention is provided in a corresponding position above the word line WL 2 for writing above the underlayer 18. A bit line (corresponding to the bit write line described above)

BL perpendicular to the word lines WL 1 and WL2 is provided on the TMR device 1. It is to be noted that the underlayer 18 is also referred to as a bypass because of its function to electrically connect the TMR device 1 with the drain region 15, which are in different plan positions.

In addition, each of the memory cells 11 includes an interlayer dielectric film 19 and an insulating film 20 for insulating each of the word lines WL 1 and WL2 and the TMR device 1 and a passivation film (not shown in the figure) that protects the whole of each of the memory cells 11.

[0067]

Subsequently, a TMR device 22 having the following layer structure (1) was produced by a publicly known lithography method and an etching. In the layer structure (1), a layer described on the left side of "/" is on the substrate side, and the values in parentheses indicate film thicknesses.

Ta (3 nm)/ Cu (100 nm)/ PtMn film (20 nm)/ CoFe (3 nm)/ Ru (0.8 nm)/ CoFe (2.5 nm)/ Al (1 nm)-O_x/ magnetic free layer (t nm)/ and Ta (5 nm) - (1)

[0069]

An Al-O_x film of the tunnel barrier layer 6 was formed at first by depositing a metal Al film to 1 nm by the DC sputtering and then by subjecting the metal Al film to plasma oxidation by plasma from ICP (inductively coupled plasma) with a flow ratio of oxygen/argon of 1:1 and with a chamber gas pressure of 0.1 mTorr. Oxidation time, which depends upon ICP plasma output, was 30 seconds in the present embodiment.

[0070]

In addition, the films other than the Al-O_x film of the tunnel barrier layer 6 are formed by the DC magnetron sputtering method.

effect element 1 heat treated in a magnetic field at a temperature between 300° C and the crystallization point of the free magnetization layer 7, and a bit line and a word line sandwiching the magnetoresistance effect element 1 in the direction of thickness. After formation of at least the free magnetization layer 7, the heat treatment process in a magnetic field is carried out thus fabricating the magnetoresistance effect element 1 and the magnetic memory.

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-22599

(P2004-22599A)

(43) 公開日 平成16年1月22日(2004.1.22)

(51) Int. Cl.⁷

F1

テーマコード(参考)

H01L 43/08

H01L 43/08

Z

5D034

G11B 5/39

H01L 43/08

M

5E049

G11C 11/15

G11B 5/39

5F083

H01F 10/32

G11C 11/15

110

H01L 27/105

H01F 10/32

審査請求 未請求 請求項の数 10 OL (全 16 頁) 最終頁に続く

(21) 出願番号

特願2002-171806(P2002-171806)

(22) 出願日

平成14年6月12日(2002.6.12)

(71) 出願人

000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(74) 代理人

100122884

弁理士 角田 芳未

(74) 代理人

100113516

弁理士 磯山 弘信

(72) 発明者

水口 徹也

東京都品川区北品川6丁目7番35号 ソ
ニー株式会社内

(72) 発明者

細見 政功

東京都品川区北品川6丁目7番35号 ソ
ニー株式会社内

最終頁に続く

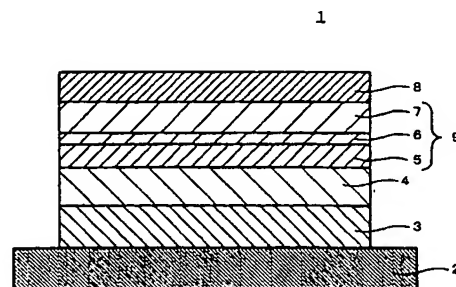
(54) 【発明の名称】 磁気抵抗効果素子及び磁気メモリ装置、磁気抵抗効果素子及び磁気メモリ装置の製造方法

(57) 【要約】

【課題】 強磁性層の磁気異方性を制御することにより良好な磁気特性を有する磁気抵抗効果素子、及びこの磁気抵抗効果素子を備えて優れた書き込み特性を有する磁気メモリ装置、並びにこれら磁気抵抗効果素子及び磁気メモリ装置の製造方法を提供する。

【解決手段】 対の強磁性層（磁化固定層5と磁化自由層7）が中間層6を介して対向され、膜面に対して垂直に電流を流すことによって磁気抵抗変化を得る構成であり、強磁性層のうち少なくとも磁化自由層7がアモルファスあるいは微結晶組織を有し、強磁性層が300℃以上磁化自由層7の結晶化温度以下で磁場中熱処理されている磁気抵抗効果素子1及びこの磁気抵抗効果素子1と磁気抵抗効果素子1を厚み方向に挟むビット線及びワード線とを備えた磁気メモリ装置を構成する。さらに、少なくとも磁化自由層7を形成した後に、上記磁場中熱処理の工程を行って上記磁気抵抗効果素子1及び上記磁気メモリ装置を製造する。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

対の強磁性層が中間層を介して対向されてなり、膜面に対して垂直に電流を流すことによって磁気抵抗変化を得る構成の磁気抵抗効果素子であって、

上記強磁性層のうち一方が磁化固定層であり、他方が磁化自由層であり、

上記強磁性層のうち少なくとも上記磁化自由層は、アモルファスあるいは微結晶組織を有し、

上記強磁性層が、300℃以上、上記磁化自由層の結晶化温度以下で、磁場中熱処理されている

ことを特徴とする磁気抵抗効果素子。

10

【請求項 2】

上記磁化自由層が、FeCoB、FeCoNiB、FeCoSiBから選ばれる材料から成ることを特徴とする請求項 1 に記載の磁気抵抗効果素子。

【請求項 3】

上記中間層として絶縁体もしくは半導体から成るトンネルバリア層を用いたトンネル磁気抵抗効果素子であることを特徴とする請求項 1 に記載の磁気抵抗効果素子。

【請求項 4】

積層フェリ構造を有することを特徴とする請求項 1 に記載の磁気抵抗効果素子。

【請求項 5】

対の強磁性層が中間層を介して対向されてなり、膜面に対して垂直に電流を流すことによって磁気抵抗変化を得る構成の磁気抵抗効果素子と、

20

上記磁気抵抗効果素子を厚み方向に挟むワード線及びビット線とを備え、

上記強磁性層のうち一方が磁化固定層であり、他方が磁化自由層であり、

上記強磁性層のうち少なくとも上記磁化自由層は、アモルファスあるいは微結晶組織を有し、

上記強磁性層が、300℃以上、上記磁化自由層の結晶化温度以下で、磁場中熱処理されている

ことを特徴とする磁気メモリ装置。

【請求項 6】

上記磁化自由層が、FeCoB、FeCoNiB、FeCoSiBから選ばれる材料から成ることを特徴とする請求項 5 に記載の磁気メモリ装置。

30

【請求項 7】

上記磁気抵抗効果素子が上記中間層として絶縁体もしくは半導体から成るトンネルバリア層を用いたトンネル磁気抵抗効果素子であることを特徴とする請求項 5 に記載の磁気メモリ装置。

【請求項 8】

上記磁気抵抗効果素子が積層フェリ構造を有することを特徴とする請求項 5 に記載の磁気メモリ装置。

【請求項 9】

対の強磁性層が中間層を介して対向されてなり、膜面に対して垂直に電流を流すことによって磁気抵抗変化を得る構成の磁気抵抗効果素子を製造する方法であって、

40

上記磁気抵抗効果素子は、上記強磁性層のうち一方が磁化固定層であり、他方が磁化自由層であり、上記強磁性層のうち少なくとも上記磁化自由層は、アモルファスあるいは微結晶組織を有する構成であり、

少なくとも上記磁化自由層を形成した後に、300℃以上、上記磁化自由層の結晶化温度以下で、磁場中熱処理を施す工程を行う

ことを特徴とする磁気抵抗効果素子の製造方法。

【請求項 10】

対の強磁性層が中間層を介して対向されてなり、膜面に対して垂直に電流を流すことによって磁気抵抗変化を得る構成の磁気抵抗効果素子と、上記磁気抵抗効果素子を厚み方向に

50

挟むワード線及びビット線とを備えた磁気メモリ装置を製造する方法であって、上記磁気抵抗効果素子は、上記強磁性層のうち一方が磁化固定層であり、他方が磁化自由層であり、上記強磁性層のうち少なくとも上記磁化自由層は、アモルファスあるいは微結晶組織を有する構成であり、少なくとも上記磁化自由層を形成した後に、300℃以上、上記磁化自由層の結晶化温度以下で、磁場中熱処理を施す工程を行うことを特徴とする磁気メモリ装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、膜面に対して垂直に電流を流すことによって磁気抵抗変化を得る構成の磁気抵抗効果素子及び磁気抵抗効果素子を備えて成る磁気メモリ装置に係わる。また、この磁気抵抗効果素子の製造方法及び磁気メモリ装置の製造方法に係わる。

【0002】

【従来の技術】

情報通信機器、特に携帯端末などの個人用小型機器の飛躍的な普及に伴い、これを構成するメモリやロジック等の素子には、高集積化、高速化、低電力化等、一層の高性能化が要請されている。特に不揮発性メモリの高密度・大容量化は、可動部分の存在により本質的に小型化が不可能なハードディスクや光ディスクを置き換える技術として、ますます重要になってきている。

【0003】

不揮発性メモリとしては、半導体を用いたフラッシュメモリや、強誘電体を用いたFRAM (Ferro electric Random Access Memory) 等が挙げられる。

しかしながら、フラッシュメモリは、書き込み速度が μ 秒のオーダーと遅いという欠点がある。一方、FRAMにおいては、書き換え可能回数が少ないという問題が指摘されている。

【0004】

これらの欠点がない不揮発性メモリとして注目されているのが、例えば「Wang et al., IEEE Trans. Magn. 33 (1997), 4498」に記載されているような、MRAM (Magnetic Random Access Memory) と呼ばれる磁気メモリである。このMRAMは、構造が単純であるため高集積化が容易であり、また磁気モーメントの回転により記録を行うために書き換え可能回数が大である。またアクセス時間についても非常に高速であることが予想され、既にナノ秒台で動作可能であることが確認されている。

【0005】

このMRAMに用いられる、磁気抵抗効果素子、特にトンネル磁気抵抗効果 (Tunnel Magnetoresistance: TMR) 素子は、基本的に強磁性層／トンネルバリア層／強磁性層の積層から成る強磁性トンネル接合で構成される。この素子では、強磁性層間に一定の電流を流した状態で強磁性層間に外部磁場を印加した場合、両磁性層の磁化の相対角度に応じて磁気抵抗効果が現れる。双方の強磁性層の磁化の向きが反平行の場合は抵抗値が最大となり、平行の場合は抵抗値が最小となる。メモリ素子としての機能は外部磁場により反平行と平行の状態を作り出すことによってもたらされる。

【0006】

特にスピバルブ型のTMR素子においては、一方の強磁性層が隣接する反強磁性層と反強磁性的に結合することによって磁化の向きが常に一定とされた磁化固定層とされる。他方の強磁性層は、外部磁場等によって容易に磁化反転する磁化自由層とされる。そして、この磁化自由層が磁気メモリにおける情報記録層となる。

【0007】

スピバルブ型のTMR素子において、その抵抗値の変化率は、それぞれの強磁性層のス

10

20

30

40

50

ピン分極率を P_1 、 P_2 とすると、下記の式 (A) で表される。

$$2 P_1 P_2 / (1 - P_1 P_2) \quad (A)$$

このように、それぞれのスピン分極率が大きい程、抵抗変化率が大きくなる。

【0008】

【発明が解決しようとする課題】

ところで、MRAMの基本的な構成は、例えば特開平10-116490号公報に開示されているように、複数のビット書き込み線（いわゆるビット線）と、これら複数のビット書き込み線に直交する複数のワード書き込み線（いわゆるワード線）とを設け、これらビット書き込み線とワード書き込み線との交点に磁気メモリ素子としてTMR素子が配されて成る。そして、このようなMRAMで記録を行う際には、アステロイド特性を利用して TMR素子に対して選択書き込みを行う。

【0009】

MRAMにおいてTMR素子の磁気特性が素子毎にばらつくことや、同一素子を繰り返し使用した場合のばらつきが存在すると、アステロイド特性を使用した選択書き込みが困難になるという問題点がある。

従って、TMR素子には、理想的なアステロイド曲線を描かせるための磁気特性も求められる。

理想的なアステロイド曲線を描かせるためには、TMR測定を行った際の $R-H$ （抵抗-磁場）ループにおいてバルクハウゼンノイズ等のノイズがないこと、波形の角形性がよいこと、磁化状態が安定しており保磁力 H_c のばらつきが少ないことが必要である。

【0010】

バルクハウゼンノイズや角形性の劣化、保磁力のばらつきは、主にその材料の磁気異方性に起因している。膜面内で磁気異方性の方向や強度が分散していると、これらの問題が発生する原因となるため、磁気異方性の方向制御は非常に重要である。

【0011】

上述した問題の解決のために、本発明においては、強磁性層の磁気異方性を制御することにより良好な磁気特性を有する磁気抵抗効果素子、及びこの磁気抵抗効果素子を備えて優れた書き込み特性を有する磁気メモリ装置、並びにこれら磁気抵抗効果素子及び磁気メモリ装置の製造方法を提供するものである。

【0012】

【課題を解決するための手段】

本発明の磁気抵抗効果素子は、対の強磁性層が中間層を介して対向されてなり、膜面に対して垂直に電流を流すことによって磁気抵抗変化を得る構成であって、強磁性層の一方が磁化固定層であり他方が磁化自由層であり、強磁性層のうち少なくとも磁化自由層は、アモルファスあるいは微結晶組織を有し、強磁性層が300℃以上磁化自由層の結晶化温度以下で磁場中熱処理されているものである。

【0013】

本発明の磁気メモリ装置は、対の強磁性層が中間層を介して対向されてなり、膜面に対して垂直に電流を流すことによって磁気抵抗変化を得る構成の磁気抵抗効果素子と、磁気抵抗効果素子を厚み方向に挟むワード線及びビット線とを備え、強磁性層の一方が磁化固定層であり他方が磁化自由層であり、強磁性層のうち少なくとも磁化自由層は、アモルファスあるいは微結晶組織を有し、強磁性層が300℃以上磁化自由層の結晶化温度以下で磁場中熱処理されているものである。

【0014】

本発明の磁気抵抗効果素子の製造方法は、対の強磁性層が中間層を介して対向されてなり、膜面に対して垂直に電流を流すことによって磁気抵抗変化を得る構成であり、強磁性層の一方が磁化固定層であり他方が磁化自由層であり、強磁性層のうち少なくとも磁化自由層はアモルファスあるいは微結晶組織を有する磁気抵抗効果素子を製造する際に、少なくとも磁化自由層を形成した後に、300℃以上磁化自由層の結晶化温度以下で磁場中熱処理を施す工程を行うものである。

【0015】

本発明の磁気メモリ装置の製造方法は、対の強磁性層が中間層を介して対向されてなり、膜面に対して垂直に電流を流すことによって磁気抵抗変化を得る構成であり、強磁性層のうち一方が磁化固定層であり他方が磁化自由層であり、強磁性層のうち少なくとも磁化自由層はアモルファスあるいは微結晶組織を有する磁気抵抗効果素子と、この磁気抵抗効果素子を厚み方向に挟むワード線及びビット線とを備えた磁気メモリ装置を製造する際に、少なくとも磁化自由層を形成した後に、300℃以上磁化自由層の結晶化温度以下で磁場中熱処理を施す工程を行うものである。

【0016】

上述の本発明の磁気抵抗効果素子の構成によれば、強磁性層のうち一方が磁化固定層であり他方が磁化自由層であり、強磁性層のうち少なくとも磁化自由層は、アモルファスあるいは微結晶組織を有し、強磁性層が300℃以上磁化自由層の結晶化温度以下で磁場中熱処理されていることにより、磁場中熱処理により強磁性層の磁気異方性が制御されるため、磁気抵抗効果素子の抵抗-外部磁場曲線の角形性を改善することや、保磁力のばらつきを改善することが可能になる。

【0017】

上述の本発明の磁気メモリ装置の構成によれば、磁気抵抗効果素子と、磁気抵抗効果素子を厚み方向に挟むワード線及びビット線とを備え、磁気抵抗効果素子が上記の本発明の磁気抵抗効果素子の構成であることにより、磁場中熱処理により強磁性層の磁気異方性が制御されて、磁気抵抗効果素子の抵抗-外部磁場曲線の角形性を改善し、保磁力のばらつきを改善することが可能になるため、磁気抵抗効果素子のアステロイド曲線の形状が改善され、磁気メモリ装置における情報の選択書き込みが容易に安定して行えるようになる。

【0018】

上述の本発明の磁気抵抗効果素子の製造方法によれば、少なくとも磁化自由層を形成した後に、300℃以上磁化自由層の結晶化温度以下で磁場中熱処理を施す工程を行うことにより、少なくとも磁化自由層の磁気異方性を制御して、磁気抵抗効果素子の抵抗-外部磁場曲線の角形性や保磁力のばらつきが改善された磁気抵抗効果素子を製造することが可能になる。

【0019】

上述の本発明の磁気メモリ装置の製造方法によれば、少なくとも磁化自由層を形成した後に、300℃以上磁化自由層の結晶化温度以下で磁場中熱処理を施す工程を行うことにより、少なくとも磁化自由層の磁気異方性を制御して、磁気抵抗効果素子の抵抗-外部磁場曲線の角形性や保磁力のばらつきが改善され、情報の選択書き込みが容易に安定して行える磁気メモリ装置を製造することが可能になる。

【0020】

【発明の実施の形態】

本発明は、対の強磁性層が中間層を介して対向されてなり、膜面に対して垂直に電流を流すことによって磁気抵抗変化を得る構成の磁気抵抗効果素子であって、強磁性層のうち一方が磁化固定層であり他方が磁化自由層であり、強磁性層のうち少なくとも磁化自由層は、アモルファスあるいは微結晶組織を有し、強磁性層が300℃以上磁化自由層の結晶化温度以下で磁場中熱処理されている磁気抵抗効果素子である。

【0021】

また本発明は、上記磁気抵抗効果素子において、磁化自由層がFeCoB、FeCoNiB、FeCoSiBから選ばれる材料から成る構成とする。

【0022】

また本発明は、上記磁気抵抗効果素子において、上記中間層として絶縁体もしくは半導体から成るトンネルバリア層を用いたトンネル磁気抵抗効果素子である構成とする。

【0023】

また本発明は、上記磁気抵抗効果素子において、積層フェリ構造を有する構成とする。

【0024】

10

20

30

40

50

本発明は、対の強磁性層が中間層を介して対向されており、膜面に対して垂直に電流を流すことによって磁気抵抗変化を得る構成の磁気抵抗効果素子と、磁気抵抗効果素子を厚み方向に挟むワード線及びビット線とを備え、強磁性層のうち一方が磁化固定層であり他方が磁化自由層であり、強磁性層のうち少なくとも磁化自由層は、アモルファスあるいは微結晶組織を有し、強磁性層が300℃以上磁化自由層の結晶化温度以下で磁場中熱処理されている磁気メモリ装置である。

【0025】

また本発明は、上記磁気メモリ装置において、磁化自由層がFeCoB、FeCoNiB、FeCoSiBから選ばれる材料から成る構成とする。

【0026】

また本発明は、上記磁気メモリ装置において、磁気抵抗効果素子が中間層として絶縁体もしくは半導体から成るトンネルバリア層を用いたトンネル磁気抵抗効果素子である構成とする。

【0027】

また本発明は、上記磁気メモリ装置において、磁気抵抗効果素子が積層フェリ構造を有する構成とする。

【0028】

まず、本発明の磁気抵抗効果素子の一実施の形態の概略構成図を図1に示す。この図1に示す実施の形態は、本発明をトンネル磁気抵抗効果素子（以下、TMR素子と称する。）に適用した場合を示している。

【0029】

このTMR素子1は、シリコン等からなる基板2上に、下地層3と、反強磁性層4と、強磁性層である磁化固定層5と、トンネルバリア層6と、強磁性層である磁化自由層7と、トップコート層8とがこの順に積層されて構成されている。即ち、強磁性層の一方が磁化固定層5とされ、他方が磁化自由層7とされた、いわゆるスピバルブ型のTMR素子を構成しており、対の強磁性層である磁化固定層5と磁化自由層7とでトンネルバリア層6を挟み込むことにより、強磁性トンネル接合9を形成している。

そして、磁気メモリ装置等にこのTMR素子1を適用した場合には、磁化自由層7が情報記録層となり、そこに情報が記録される。

【0030】

反強磁性層4は、強磁性層の一方である磁化固定層5と反強磁性的に結合することにより、書き込みのための電流磁界によっても磁化固定層5の磁化を反転させず、磁化固定層5の磁化の向きを常に一定とするための層である。即ち、図1に示すTMR素子1においては、他方の強磁性層である磁化自由層7だけを外部磁場等によって磁化反転させる。磁化自由層7は、TMR素子1を例えば磁気メモリ装置等に適用した場合に情報が記録される層となるため、情報記録層とも称される。

反強磁性層4を構成する材料としては、Fe、Ni、Pt、Ir、Rh等を含むMn合金、Co酸化物、Ni酸化物等を使用することができる。

【0031】

図1に示すスピバルブ型のTMR素子1においては、磁化固定層5は、反強磁性層4と反強磁性的に結合することによって磁化の向きを一定とされる。このため、書き込みの際の電流磁界によっても磁化固定層5の磁化は反転しない。

【0032】

トンネルバリア層6は、磁化固定層5と磁化自由層7とを磁氣的に分離するとともに、トンネル電流を流すための層である。

トンネルバリア層6を構成する材料としては、例えばAl、Mg、Si、Li、Ca等の酸化物、窒化物、ハロゲン化物等の絶縁材料を使用することができる。

【0033】

このようなトンネルバリア層6は、スパッタリング法や蒸着法等によって成膜された金属膜を、酸化又は窒化することにより得ることができる。

10

20

30

40

50

また、有機金属と、酸素、オゾン、窒素、ハロゲン、ハロゲン化ガス等とを用いるCVD法によっても得ることができる。

【0034】

本実施の形態においては、特に強磁性層である磁化固定層5、磁化自由層7を含む強磁性トンネル接合9が、300℃以上で磁場中熱処理が施されている構成とする。

このような構成とすることにより、R-H曲線の角形性を向上し、保磁力のばらつきを低減することができる。

【0035】

この磁場中熱処理における磁場の向きは、強磁性層5、7の磁化容易軸と平行にすることが好ましい。

【0036】

強磁性層、特に磁化自由層7には、Fe、Co、Niのいずれか、あるいは、これら複数以上を主成分としたアモルファスまたは微結晶の材料が好ましい。

【0037】

尚、Fe、Co、Niを主成分とした合金例えばFeCo等は、通常の膜厚では結晶質であるが、例えば膜厚1nm程度とごく薄くした場合には、アモルファスに近い状態になるため、上述した300℃以上の熱処理の効果が得られる。しかしながら、この合金には結晶磁気異方性が存在し、この結晶磁気異方性は熱処理による制御が困難であるため、アモルファス材料に比べると効果が小さくなる。

【0038】

ここで、磁化自由層7が、Co₇₂Fe₈B₂₀（原子%）の組成のアモルファス強磁性材料から成る構成のスピナルブ型TMR素子について、300℃での静磁場中熱処理を施したものと、250℃での静磁場中熱処理を施したものをそれぞれ実際に作製し、これらについて抵抗-外部磁場曲線（R-H曲線）を測定した結果を図2に示す。

図2から明らかなように、300℃で熱処理したTMR素子では、250℃で熱処理したTMR素子に比べ、R-H曲線の角形性が向上すると共にバルクハウゼンノイズも低減された。従って、本発明によれば、アステロイド曲線の形状も改善されて書き込み特性が向上し、書き込みエラーの低減を図ることが可能となる。

【0039】

この300℃以上の熱処理条件で特性が改善される原因は定かでないが、材料の結晶化温度より低く、キュリー温度に近い温度であることが関係していると考えられる。

【0040】

磁場中熱処理を行う熱処理炉は、例えば図3に示す構成とする。

この熱処理炉は、真空チャンバー31の外にヒーター32を配置し、さらに外側にマグネット33を配置して成る。

【0041】

この熱処理炉において、磁場中熱処理は次のようにして行う。

まず、TMR素子が形成されるウェハ30を、真空チャンバー31内のラック34に、マグネット33による磁場35の方向にウェハ30の主面30Aが平行になるように載置する。

そして、ヒーター32により加熱すると共に、マグネット33により磁場を印加することによって、ウェハ30のTMR素子に対して磁場中熱処理を行うことができる。

【0042】

また、磁場中熱処理の温度の上限は、強磁性層に用いるアモルファスまたは微結晶の材料の結晶化温度により決定されるが、さらにTMR素子の耐熱性との兼ね合いから、高くとも400℃以下とする。

【0043】

磁場中熱処理は、強磁性層の磁化反転特性を改善する目的から行っているため、少なくとも磁化自由層7に、より好ましくは磁化自由層7及び磁化固定層5の双方に処理を施すようにする。

10

20

30

40

50

これにより、TMR素子1の磁気特性の改善を図る効果をより顕著に得られる。

【0044】

また、例えば上述の熱処理をより効果的なものにするためには、磁化自由層7に用いるアモルファスまたは微結晶の材料の膜厚を1nm以上、15nm以下とすることが望ましい。この範囲内にあることによって良好な磁気特性を確保できる。磁化自由層7の膜厚が1nm未満である場合には、熱による相互拡散により磁気特性が大幅に損なわれ、逆に磁化自由層7の膜厚が15nmを上回る場合には、TMR素子1の保磁力が過剰に高くなるので実用上不適当となるおそれがある。

【0045】

また、同様に、磁化固定層5にもアモルファスまたは微結晶の材料を用いる場合に、上述の熱処理をより効果的なものにするためには、磁化固定層5に用いるアモルファスまたは微結晶の材料の膜厚を0.5nm以上、6nm以下とすることが望ましい。この範囲内にあることによって良好な磁気特性を確保できる。磁化固定層5の膜厚が0.5nm未満である場合には、熱による相互拡散により磁気特性が大幅に損なわれ、逆に磁化固定層5の膜厚が6nmを上回る場合には、反強磁性層4との交換結合磁界を十分に得られなくなるおそれがある。

【0046】

上述の本実施の形態のTMR素子1によれば、300℃以上磁化自由層7の結晶化温度以下で磁場中熱処理が施されている構成とすることにより、強磁性層5、7の磁気異方性を制御して、R-H曲線の角形性を向上し、バルクハウゼンノイズを低減することができる。また、保磁力H_cのばらつきを抑制して、TMR素子1のアステロイド曲線の形状を改善することができる。

【0047】

これにより、例えば多数のTMR素子を有して成る磁気メモリ装置にTMR素子1を適用した場合に、TMR素子1のアステロイド曲線の形状を改善して、書き込み特性を向上することにより、書き込みエラーを低減することができる。

また、TMR素子を有して成る磁気ヘッドや磁気センサに適用した場合には、反転磁界の設計値からのずれを抑制して、製造歩留まりを向上することや動作不良を防止することが可能になる。

【0048】

尚、本発明においては、図1に示すような磁化固定層5及び磁化自由層7のそれぞれが単層から構成されたTMR素子1に限定されない。

例えば図4に示すように、磁化固定層5が、第1の磁化固定層5aと第2の磁化固定層5bとで非磁性導電体層5cを挟み込んでなる積層フェリ構造とされる場合であっても、本発明の効果をを得ることができる。

【0049】

図4に示すTMR素子10では、第1の磁化固定層5aが反強磁性層4と接しており、これらの層間に働く交換相互作用によって、第1の磁化固定層5aは強い一方向の磁気異方性を持つ。また、第2の磁化固定層5bは、トンネルバリア層6を介して磁化自由層7と対向し、スピンの向きが磁化自由層7と比較され直接MR比に関わる強磁性層となるため、参照層とも称される。

【0050】

積層フェリ構造の非磁性導電体層5cに用いられる材料としては、例えばRu、Rh、Ir、Cu、Cr、Au、Ag等が挙げられる。図4のTMR素子10において、その他の層は図1に示したTMR素子1とほぼ同様の構成であるため、図1と同じ符号を付して詳細な説明を省略する。

【0051】

この積層フェリ構造を有するTMR素子10においても、300℃以上磁化自由層7の結晶化温度以下で磁場中熱処理が施された構成とすることにより、図1に示したTMR素子1と同様に、R-H曲線の角形性を向上し、バルクハウゼンノイズを低減することができ

10

20

30

40

50

る。また、保磁力 H_c のばらつきを抑制して、TMR素子10のアステロイド曲線の形状を改善することができる。

【0052】

尚、上述の実施の形態では、磁気抵抗効果素子としてTMR素子（トンネル磁気抵抗効果素子）1, 10を用いたが、本発明は、対の強磁性層が中間層を介して対向され、膜面に対して垂直に電流を流して磁気抵抗変化を得る構成を有するその他の磁気抵抗効果素子にも適用することができる。

例えば中間層としてCu等の非磁性導電層を用いた巨大磁気抵抗効果素子（GMR素子）で、膜面に対して垂直に電流を流して磁気抵抗効果を得る構成、即ちいわゆるCPP型のGMR素子にも本発明を適用することができる。

10

【0053】

さらに、磁化固定層や反強磁性体の材料、磁化固定層側における積層フェリ構造の有無等は、本発明の本質を損なわない限り種々の変形が可能である。

【0054】

尚、磁場中熱処理における磁場の強度の範囲は、上述の実施の形態のTMR素子1のように磁化自由層7が磁化固定層5より上層側にある構成（いわゆるボトムスピン型）では、300℃以上の磁場中熱処理が反強磁性層4から磁化固定層5にかかるバイアスを決定する熱処理を兼ねるため、磁化固定層5の構造、膜厚、特性により異なる。

例えば、磁化固定層5が膜厚2nmのCoFe膜のみ（単層）から成り、反強磁性層4の材料がFeMnやRhMn、IrMn等である場合には、1kOe程度の磁場で充分である。

20

この磁化固定層5が膜厚2nmのCoFe膜のみ（単層）である構成でも、反強磁性層4の材料がPtMn等である場合には、3kOe程度必要となる。

さらに、図4に示したTMR素子10等、磁化固定層5が積層フェリ構造を有することにより、強固な反強磁性結合が形成される場合には、この反強磁性結合を形成している複数の磁性層すべてが同じ方向の磁化を有するようになる必要がある。例えばCoFe（2nm）/Ru（0.8nm）/CoFe（2nm）のような構造の磁化固定層5である場合には、10kOe程度の磁場が必要となる。

一方、磁場の大きさの上限は特にないが、磁場を大きくするためには磁界印加手段を大型化する必要があるため、適度な大きさに設定される。

30

【0055】

上述のようなTMR素子1, 10等の磁気抵抗効果素子は、例えばMRAM等の磁気メモリ装置に用いられて好適である。以下、本発明のTMR素子を用いたMRAMについて、図を参照しながら説明する。

【0056】

本発明のTMR素子を有するクロスポイント型のMRAMアレイを、図5に示す。このMRAMアレイは、複数のワード線WLと、これらワード線WLと直交する複数のビット線BLとを有し、ワード線WLとビット線BLとの交点に本発明のTMR素子が配置されて成るメモリセル11とを有する。即ち、このMRAMアレイでは、3×3のメモリセル11がマトリクス状に配置される。

40

【0057】

尚、MRAMアレイに用いられるTMR素子としては、図1に示したTMR素子1に限定されず、積層フェリ構造を有する図4に示すTMR素子10等、膜面に対して垂直に電流を流すことによって磁気抵抗変化を得る構成の磁気抵抗効果素子において磁場中300℃以上で熱処理されており、少なくとも磁化自由層7を含む強磁性層がアモルファス材料から成る構成であればいかなる構成であっても構わない。

【0058】

また、メモリ素子に多数あるメモリセルから1つのメモリセルを取り出して、断面構造を図6に示す。

各メモリセル11は、図6に示すように、例えばシリコン基板12上に、ゲート電極13

50

、ソース領域14及びドレイン領域15からなるトランジスタ16を有する。ゲート電極13は、読み出し用のワード線WL1を構成している。ゲート電極13上には、絶縁層を介して書き込み用のワード線（前述したワード書き込み線に相当する）WL2が形成されている。トランジスタ16のドレイン領域15にはコンタクトメタル17が接続され、さらにコンタクトメタル17には下地層18が接続されている。この下地層18上の書き込み用のワード線WL2の上方に対応する位置に、本発明のTMR素子1が形成されている。このTMR素子1上に、ワード線WL1及びWL2と直交するビット線（前述したビット書き込み線に相当する）BLが形成されている。尚、下地層18は、平面位置の異なるTMR素子1とドレイン領域15との電氣的接続をする役割から、バイパスとも称される。

10

また、各ワード線WL1、WL2とTMR素子1とを絶縁するための層間絶縁膜19及び絶縁膜20と、全体を保護するパッシベーション膜（図示せず）等を有して成る。

【0059】

このMRAMは、300℃以上結晶化温度以下の磁場中熱処理により磁化自由層7の磁気異方性が制御されたTMR素子1を用いているので、R-H曲線においてノイズが低減し、アステロイド特性が向上するので、書き込みエラーの低減を図ることができる。

【0060】

ここで、本発明の製造方法によりMRAMを製造する場合のプロセスフローの形態を、図7A及び図7Bにそれぞれ示す。

基板にCMOS回路（例えば図6のトランジスタ16）を形成した後、ワード線（例えば図6のW2）を形成し、ワード線の埋め込みを行い、表面を平坦化した後、TMR膜を成膜する工程までは、図7A及び図7Bで共通になっている。

20

【0061】

図7Aに示すプロセスフローでは、TMR膜を成膜した後、すぐ磁場中熱処理を行い、その後バイパス形成工程即ち図6の下地層18のパターニング、素子部形成工程即ちTMR素子1のパターニング、素子の埋め込み工程即ちTMR素子1を絶縁膜で埋め込む工程、ビット線形成工程、ビット線の埋め込み工程の各工程を行うようにしている。

また、図7Bに示すプロセスフローでは、TMR膜を成膜し、その後バイパス形成工程、素子部形成工程、素子の埋め込み工程、ビット線形成工程、ビット線の埋め込み工程の各工程を行った後、磁場中熱処理を行うようにしている。

30

【0062】

いずれにしても、TMR膜を成膜した後に磁場中熱処理を施すのが望ましいが、少なくともTMR膜のうち磁化自由層7を成膜した後にする必要がある。

【0063】

尚、例えば磁化固定層及び磁化自由層の配置が上述した実施の形態の構成（いわゆるボトムスピン型）とは逆である構成、即ち磁化自由層を基板側に、磁化固定層及び反強磁性層を磁化自由層よりも上層に形成する構成（いわゆるトップスピン型）では、磁化自由層の強磁性膜を成膜してから300℃以上で磁場中熱処理を行った後、磁化固定層及び反強磁性層を成膜し、その後反強磁性層を規則化する（上述したバイアスを決定する）ための磁場中熱処理を300℃未満で行うことが考えられる。

40

この場合、磁場中熱処理を2回行うことになるが、磁化固定層及び反強磁性層を成膜した後に300℃以上の磁場中熱処理を行う場合と比較すると、TMR膜の表面に近い磁化固定層及び反強磁性層に300℃以上の温度の影響が及ばないという利点を有する。

【0064】

（実施例）

以下、本発明を適用した具体的な実施例について、実験結果に基づいて説明する。

尚、図6に示したように、MRAMにはTMR素子1以外にスイッチング用のトランジスタ16が存在するが、本実施例ではTMR特性を調べるために、図8及び図9に示すような強磁性トンネル接合のみを形成したウェハにより特性の測定・評価を行った。

まず、強磁性トンネル接合の磁化自由層に種々の材料を用いた場合の、熱処理温度依存性

50

について調べた。

【0065】

<サンプル1>

図8に平面図、図9に図8のA-Aにおける断面図をそれぞれ示すように、特性評価用素子TEG (Test Element Group) として、基板21上にワード線WLとビット線BLとが直交して配置され、これらワード線WLとビット線BLとの交差する部分にTMR素子22が形成された構造を作製した。このTEGは、TMR素子22が短軸 $0.5\mu\text{m}$ ×長軸 $1.0\mu\text{m}$ の楕円形状であり、ワード線WL及びビット線BLの両端にそれぞれ端子パッド23、24が形成され、ワード線WLとビット線BLとを Al_2O_3 から成る絶縁膜25、26によって互いに電氣的に絶縁した構成となっている。

10

【0066】

具体的には、次のようにして図8及び図9に示すTEGを作製した。

まず、表面に熱酸化膜(厚さ $2\mu\text{m}$)が形成された厚さ 0.6mm のシリコンから成る基板21を用意した。

次に、この基板21上にワード線の材料を成膜し、フォトリソグラフィによってマスクした後にワード線以外の部分をArプラズマにより選択的にエッチングし、ワード線WLを形成した。このとき、ワード線WL以外の領域は、基板21の深さ 5nm までエッチングした。

その後、ワード線WLを覆って絶縁膜26を形成し、表面を平坦化した。

【0067】

20

続いて、下記の層構成(1)からなるTMR素子22を、公知のリソグラフィ法及びエッチングにより作製した。層構成(1)は、/の左側が基板側となっており、()内は膜厚を示す。

$\text{Ta}(3\text{nm})/\text{Cu}(100\text{nm})/\text{PtMn膜}(20\text{nm})/\text{CoFe}(3\text{nm})/\text{Ru}(0.8\text{nm})/\text{CoFe}(2.5\text{nm})/\text{Al}(1\text{nm})-\text{O}_x$ / 磁化自由層($t\text{nm}$) / $\text{Ta}(5\text{nm})$ - (1)

【0068】

尚、上記の層構成(1)のうち、磁化自由層の組成を $\text{Co}_{72}\text{Fe}_{8}\text{B}_{20}$ (原子%)とし、磁化自由層の膜厚 t を 4nm とした。

また、各CoFe膜の組成を、 $\text{Co}_{75}\text{Fe}_{25}$ (原子%)とした。

30

【0069】

トンネルバリア層6の $\text{Al}-\text{O}_x$ 膜は、まず金属Al膜をDCスパッタ法により 1nm 堆積させ、その後酸素/アルゴンの流量比を1:1とし、チャンバーガス圧を 0.1mTorr とし、ICP(誘導結合プラズマ)からのプラズマにより金属Al膜をプラズマ酸化させることにより形成した。酸化時間はICPプラズマ出力に依存するが、本実施例では30秒とした。

【0070】

また、トンネルバリア層6の $\text{Al}-\text{O}_x$ 膜以外の膜は、DCマグネトロンスパッタ法で成膜した。

【0071】

40

次に、磁場中熱処理炉にて、 10kOe の磁界中、 $200\sim 360^\circ\text{C}$ で、5時間の熱処理を行い、反強磁性層であるPtMn層の規則化熱処理を行い、強磁性トンネル接合9を形成した。

続いて、TMR素子22及びその下の絶縁膜26をパターンニングして、図8に示す平面パターンを有するTMR素子22を形成する。

さらに、 Al_2O_3 をスパッタすることにより、厚さ 100nm 程度の絶縁層25を成膜し、さらにフォトリソグラフィによりビット線BL及び端子パッド24を形成し、図8及び図9に示したTEGを得た。

【0072】

<サンプル2>

50

磁化自由層 7 の組成を $\text{Co}_{70}\text{Fe}_{4.5}\text{Si}_{15}\text{B}_{10}$ (原子%) とし、磁化自由層 7 の膜厚を 4 nm とした以外はサンプル 1 と同様にして TEG を得た。

【0073】

< サンプル 3 >

磁化自由層 7 の組成を $\text{Co}_{35}\text{Ni}_{35}\text{Fe}_{10}\text{B}_{20}$ (原子%) とし、磁化自由層 7 の膜厚を 4 nm とした以外はサンプル 1 と同様にして TEG を得た。

【0074】

< サンプル 4 >

磁化自由層 7 の組成を $\text{Co}_{75}\text{Fe}_{25}$ (原子%) とし、磁化自由層 7 の膜厚を 2 nm とした以外はサンプル 1 と同様にして TEG を得た。

【0075】

< サンプル 5 >

磁化自由層 7 の組成を $\text{Co}_{90}\text{Fe}_{10}$ (原子%) とし、磁化自由層 7 の膜厚を 2 nm とした以外はサンプル 1 と同様にして TEG を得た。

【0076】

そして、得られた各サンプル 1 ~ サンプル 5 の TEG に対して、下記のようにして R-H 曲線の測定を行って、さらに R-H 曲線から保磁力のばらつきを求めた。

【0077】

(R-H 曲線の測定)

通常の MRAM 等の磁気メモリ装置では、電流磁界によって磁気抵抗効果素子を磁化反転させて情報を書き込むが、本実施例では、外部磁界によって磁気抵抗効果素子を磁化させることにより、抵抗値の測定を行った。即ち、まず TMR 素子 22 の磁化自由層を磁化反転させるための外部磁界を磁化自由層の磁化容易軸に対して平行となるように印加した。測定のための外部磁界の大きさは、5000 e とした。

【0078】

次に、磁化自由層の磁化容易軸の一方側から見て -5000 e から +5000 e まで掃引すると同時に、ワード線 WL の端子パッド 23 とビット線 BL の端子パッド 24 とにかかるバイアス電圧が 100 mV となるように調節して、強磁性トンネル接合にトンネル電流を流した。このときの各外部磁界に対する抵抗値を測定して R-H 曲線を得た。

【0079】

(保磁力 H_c のばらつき)

上記の測定方法により R-H 曲線を測定し、R-H 曲線から、磁化固定層と磁化自由層の磁化が反平行の状態であって抵抗が高い状態での抵抗値と、磁化固定層と磁化自由層の磁化が平行の状態であって抵抗が低い状態での抵抗値との平均値を求め、この平均値の抵抗値が得られるときの外部磁界の値を保磁力 H_c とした。この保磁力 H_c を、同様に作製された素子 (TEG) 500 個に対して行い、これらの標準偏差 ΔH_c を求めた。そして、 $\Delta H_c / (H_c \text{ の平均値})$ を保磁力 H_c のばらつきの値とした。

尚、書き込み特性の向上を図るといった観点から、保磁力 H_c のばらつきは、6% 以下であることが好ましい。

【0080】

サンプル 1 ~ サンプル 5 のそれぞれについて、磁化自由層 7 の組成及び膜厚を表 1 に示し、また横軸に熱処理温度をとり、縦軸に保磁力 H_c のばらつきをとり、プロットして図 10 に示す。

【0081】

【表 1】

10

20

30

40

サンプル No.	層構成	磁化自由層組成 (原子%)	膜厚 (nm)
1	1	$\text{Co}_{72}\text{Fe}_8\text{B}_{20}$	4
2	1	$\text{Co}_{70.5}\text{Fe}_{4.5}\text{Si}_{15}\text{B}_{10}$	4
3	1	$\text{Co}_{35}\text{Ni}_{35}\text{Fe}_{10}\text{B}_{20}$	4
4	1	$\text{Co}_{75}\text{Fe}_{25}$	2
5	1	$\text{Co}_{90}\text{Fe}_{10}$	2

10

【0082】

図10から明らかなように、サンプル1～サンプル3のように、アモルファス材料を磁化自由層7に用いて、かつ磁場中熱処理の温度を300℃以上とすることにより、保磁力 H_c のばらつきを抑えることができることがわかる。

【0083】

このことから、アモルファス材料を磁化自由層7に用い、かつ300℃以上の磁場中熱処理を施すことにより、TMR素子の保磁力 H_c のばらつきを抑えて、MRAMの書き込み特性を改善する効果が得られることがわかる。

20

【0084】

尚、サンプル1及びサンプル3と、サンプル2とを比較すると、サンプル2の方がキュリー温度や結晶化温度が高くなるが、図10の保磁力 H_c のばらつきについても、同等のばらつき抑制効果を得るのにサンプル2の方がやや高い温度を要することがわかる。

【0085】

尚、本発明の磁気抵抗効果素子（TMR素子等）は、前述した磁気メモリ装置のみならず、磁気ヘッド及びこの磁気ヘッドを搭載したハードディスクドライブや磁気センサ、集積回路チップ、さらにはパソコン、携帯端末、携帯電話を始めとする各種電子機器、電子機器等に適用することができる。

30

【0086】

本発明は、上述の実施の形態に限定されるものではなく、本発明の要旨を逸脱しない範囲でその他様々な構成が取り得る。

【0087】

【発明の効果】

上述の本発明の磁気抵抗効果素子及びその製造方法によれば、R-H曲線の角形性の改善、保磁力のばらつきの改善を図ることができる。

これにより、例えば磁気抵抗効果素子を磁気メモリ装置に適用した場合に、書き込みエラーを低減することができ、優れた書き込み特性が得られる。

【0088】

40

また、本発明の磁気メモリ装置及びその製造方法によれば、優れた書き込み特性を実現することができる。

【図面の簡単な説明】

【図1】本発明の一実施の形態のTMR素子の概略構成図である。

【図2】磁場中熱処理の温度が300℃の場合と250℃の場合でTMR素子の抵抗-外部磁場曲線を比較した図である。

【図3】磁場中熱処理に用いる熱処理炉の一形態を示す図である。

【図4】積層フェリ構造を有するTMR素子の概略構成図である。

【図5】本発明のTMR素子をメモリセルとして有する、クロスポイント型MRMアレイの要部を示す概略構成図である。

50

【図6】図3に示すメモリセルの拡大断面図である。

【図7】A、B 本発明によりMRAMを製造する場合のプロセスフローの形態を示した図である。

【図8】TMR素子の評価用のTEGの平面図である。

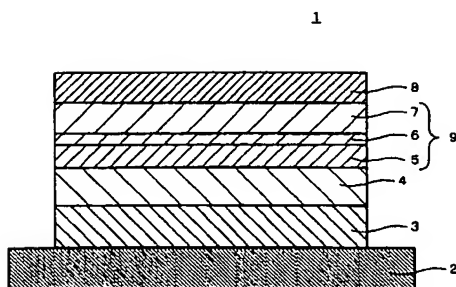
【図9】図8のA-Aにおける断面図である。

【図10】熱処理温度と保磁力 H_c のばらつきとの関係を示す図である。

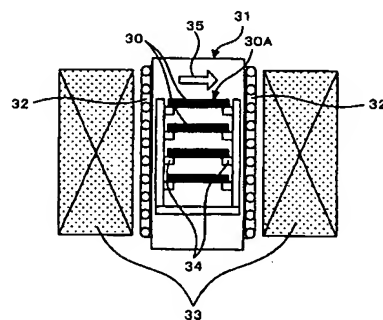
【符号の説明】

1, 10, 22 トンネル磁気抵抗効果素子(TMR素子)、2, 21 基板、3 下地層、4 反強磁性層、5 磁化固定層、5a 第1の磁化固定層、5b 第2の磁化固定層(参照層)、5c 非磁性導電体層、6 トンネルバリア層、7 磁化自由層、9 強磁性トンネル接合、11 メモリセル、23, 24 パッド、30 ウェハ、32 ヒーター、33 マグネット、WL, WL1, WL2 ワード線、BL ビット線

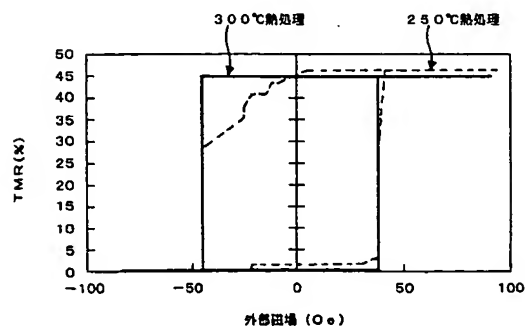
【図1】



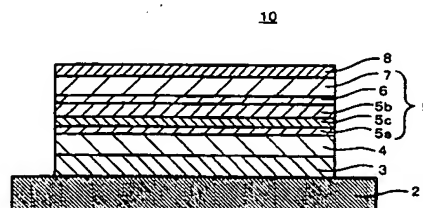
【図3】



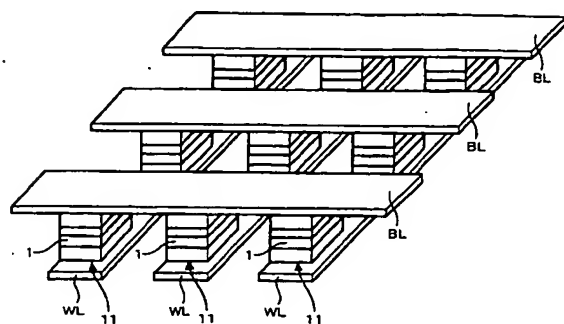
【図2】



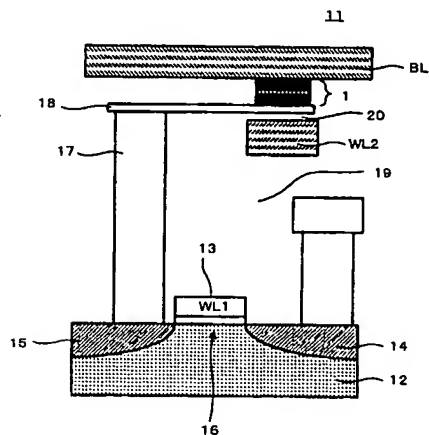
【図4】



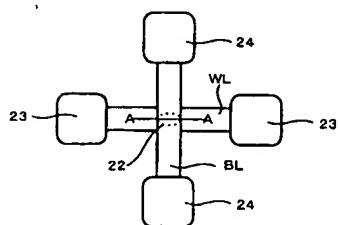
【図 5】



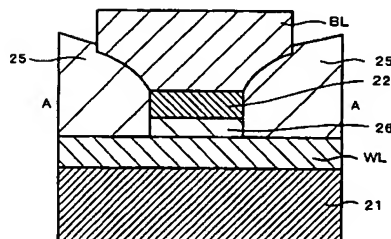
【図 6】



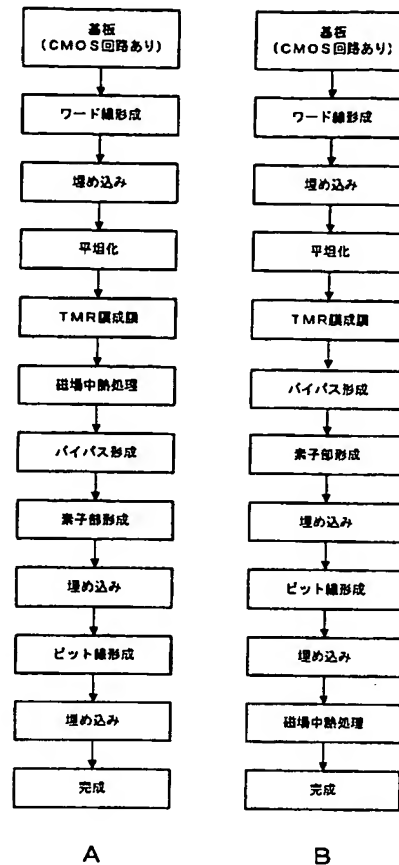
【図 8】



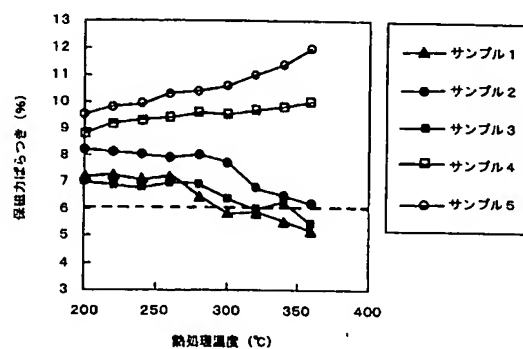
【図 9】



【図 7】



【図 10】



フロントページの続き

(51)Int.Cl.⁷

F 1

テーマコード (参考)

H 0 1 L 43/10

H 0 1 L 43/10

H 0 1 L 43/12

H 0 1 L 43/12

H 0 1 L 27/10 4 4 7

(72)発明者 大場 和博

東京都品川区北品川6丁目7番35号 ソニー株式会社内

(72)発明者 別所 和宏

東京都品川区北品川6丁目7番35号 ソニー株式会社内

(72)発明者 肥後 豊

東京都品川区北品川6丁目7番35号 ソニー株式会社内

(72)発明者 山元 哲也

東京都品川区北品川6丁目7番35号 ソニー株式会社内

(72)発明者 曾根 威之

東京都品川区北品川6丁目7番35号 ソニー株式会社内

(72)発明者 鹿野 博司

東京都品川区北品川6丁目7番35号 ソニー株式会社内

Fターム(参考) 5D034 BA02 BA03 CA04 DA07

5E049 AA01 AA04 AA07 AC01 AC05 BA06

5F083 FZ10 GA27 JA36 JA37 JA38 JA39 LA12 LA16 MA06 MA19